

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-168869

(43)Date of publication of application : 14.06.1994

(51)Int.Cl.

H01L 21/027

(21)Application number : 04-320607

(71)Applicant : HITACHI LTD

(22)Date of filing : 30.11.1992

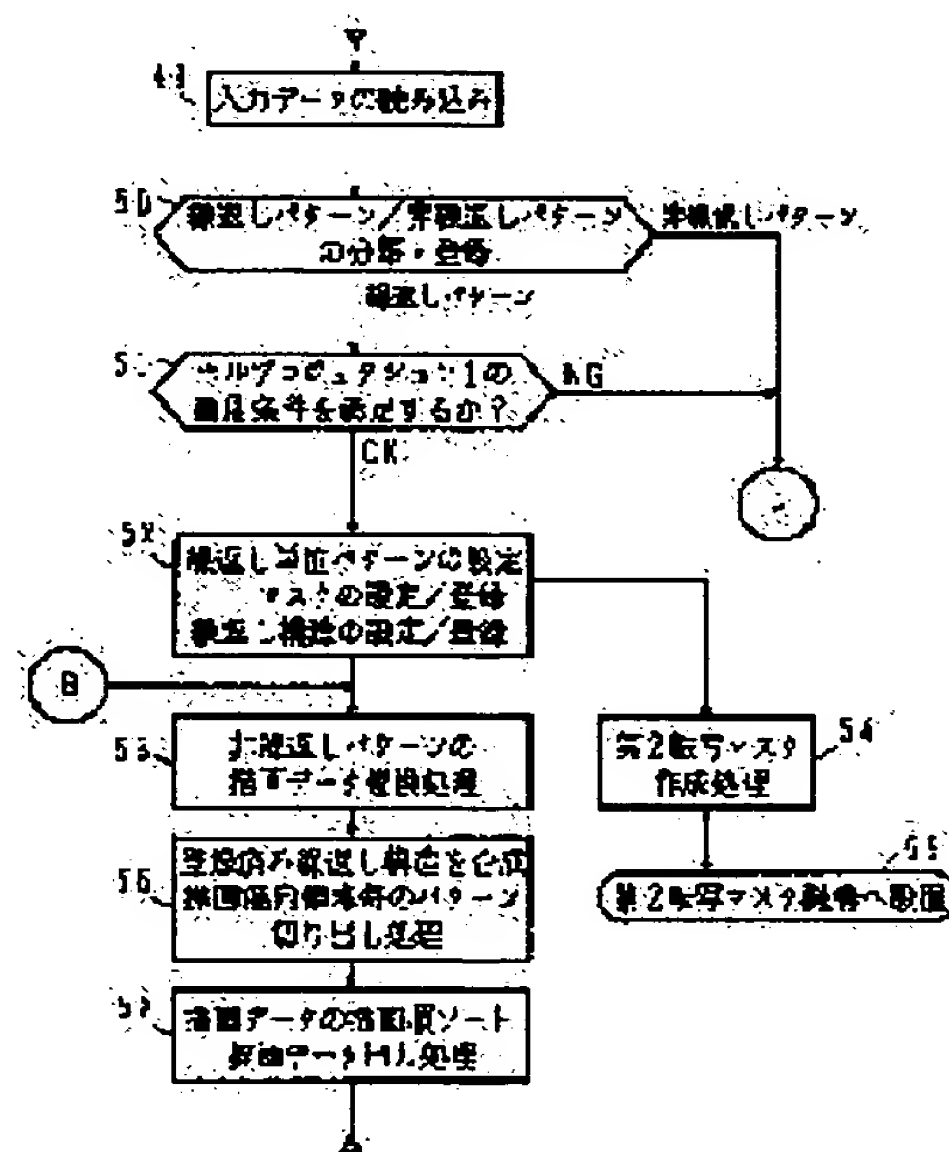
(72)Inventor : SHIBATA YUKINOBU  
HIRAKAWA AKIRA

## (54) METHOD AND SYSTEM FOR ELECTRON BEAM LITHOGRAPHY

## (57)Abstract:

PURPOSE: To realize a method and system for processing a device having low repeatability, as well as a memory device having high repeatability, at high rate with reduced number of writing shots.

CONSTITUTION: Input patterns are sorted into repetitive and nonrepetitive patterns and extracted 5. A nonrepetitive pattern is split into unit regions which are sorted into repetitive unit pattern and nonrepetitive unit pattern. The nonrepetitive unit pattern is then converted into a writing data and the repetitive unit pattern is synthesized 56, along with the repetitive pattern, with the writing data of nonrepetitive unit pattern. The results of synthesization are sorted according to the writing order and outputted 57 as a writing data. Consequently, repetitive unit region is extracted from nonrepetitive pattern and processed similarly to the repetitive pattern thus reducing the number of writing shots.



## LEGAL STATUS

[Date of request for examination] 03.02.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the  
examiner's decision of rejection or application converted  
registration]

[Date of final disposal for application]

[Patent number] 3159810

[Date of registration] 16.02.2001

[Number of appeal against examiner's decision of  
rejection][Date of requesting appeal against examiner's decision of  
rejection]

[Date of extinction of right]

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平6-168869

(43)公開日 平成6年(1994)6月14日

(51)Int.Cl.<sup>5</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/027

8831-4M

H 0 1 L 21/ 30

3 4 1 J

審査請求 未請求 請求項の数6(全 11 頁)

(21)出願番号 特願平4-320607

(22)出願日 平成4年(1992)11月30日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 柴田 幸延

茨城県勝田市市毛882番地 株式会社日立

製作所計測器事業部内

(72)発明者 平川 明

茨城県勝田市市毛882番地 株式会社日立

製作所計測器事業部内

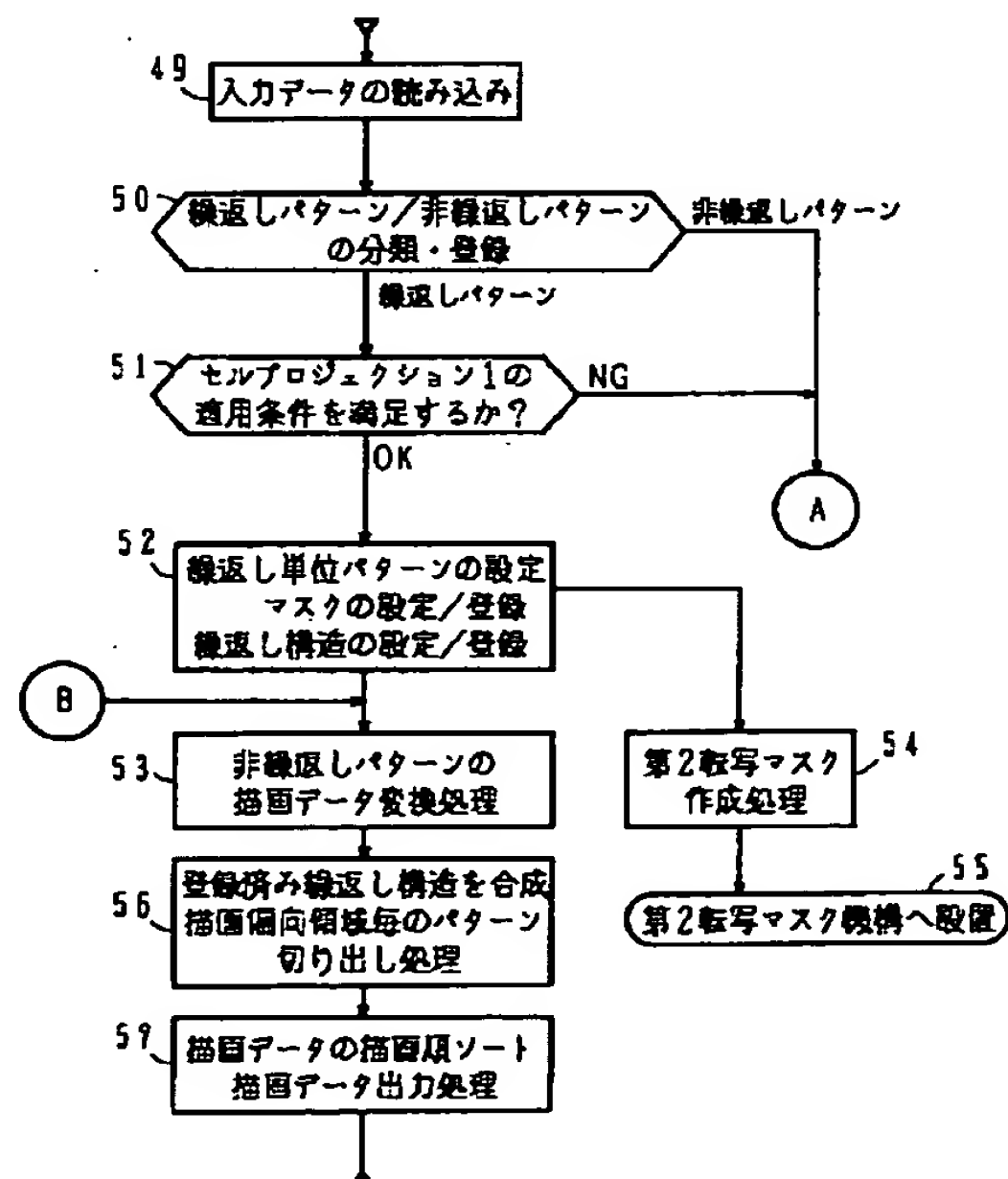
(74)代理人 弁理士 春日 謹

(54)【発明の名称】 電子線描画方法及びその装置

(57)【要約】

【目的】 繰返し性の高いメモリーデバイスばかりでなく、繰返し性の少ないデバイスであっても、描画ショット数が少なく、高速に処理可能な電子線描画方法及びその装置を実現する。

【構成】 ステップ50にて入力パターンが繰返しパターン／非繰返しパターンに分類抽出される。非繰返しパターンの場合、単位領域に分割され繰返し単位パターン／非繰返しパターンに分類される。ステップ53にて非繰返し単位パターンが描画データに変換処理され、ステップ56にて繰返し単位パターン及び繰返しパターンが、非繰返し単位パターンの描画データと合成される。ステップ57にてステップ56の結果が描画順序に従いソートされ描画データとして出力される。これにより、非繰返しパターンの中から繰返し単位領域が抽出されて繰返しパターンと同様に処理され、描画ショット数が低減される。



## 【特許請求の範囲】

【請求項1】 電子線を描画対象物に照射して、所定のパターンを描画する電子線描画方法において、描画するパターンの入力データを繰り返しパターンと、非繰り返しパターンとに分類するステップと、分類された繰り返しパターンが、予め登録された単位パターンのどれに相当するかを選定するステップと、分類された非繰り返しパターンを所定の単位領域に分割するステップと、分割された単位領域を、繰り返し単位領域と非繰り返し単位領域とに分類するステップと、分類された繰り返し単位領域が、予め登録された単位領域パターンのどれに相当するかを選定するステップと、上記選定された単位パターンと、単位領域パターンと、非繰り返し単位領域とから描画データを合成するステップと、上記描画データに基づいて、上記描画対象物上にパターンを描画するステップと、を備えることを特徴とする電子線描画方法。

【請求項2】 請求項1記載の電子線描画方法において、分類された繰り返しパターンが、上記入力データのうち、少なくとも所定の繰り返し数以上あるか否かを判定し、所定数未満の場合には、非繰り返しパターンとして再分類するステップを、さらに備えることを特徴とする電子線描画方法。

【請求項3】 請求項1又は請求項2記載の電子線描画方法において、上記繰り返し単位領域とは、配線パターンの所定長の直線部分であることを特徴とする電子線描画方法。

【請求項4】 請求項1又は請求項2記載の電子線描画方法において、上記繰り返し単位領域とは、配線パターンの角部部分であることを特徴とする電子線描画方法。

【請求項5】 電子線を描画対象物に照射して、所定のパターンを描画する電子線描画装置において、描画するパターンの入力データを繰り返しパターンと、非繰り返しパターンとに分類し、繰り返しパターンが、予め登録された単位パターンのどれに相当するかを選定するとともに、非繰り返しパターンを所定の単位領域に分割し、分割した単位領域を、繰り返し単位領域と非繰り返し単位領域とに分類して、繰り返し単位領域が、予め登録された単位領域パターンのどれに相当するかを選定する描画データ作成手段と、上記選定された単位パターンと、単位領域パターンと、非繰り返し単位領域とから描画データを合成する手段と、上記描画データに基づいて、上記描画対象物に照射される電子線を制御する電子線制御手段と、を備えることを特徴とする電子線描画装置。

【請求項6】 請求項5記載の電子線描画装置において、描画データ作成手段は、分類した繰り返しパターン

が、上記入力データのうち、少なくとも所定の繰り返し数以上あるか否かを判定し、所定数未満の場合には、非繰り返しパターンとして再分類することを特徴とする電子線描画装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、半導体デバイスのパターンニング工程であるリソグラフィプロセスに用いられる電子線描画方法及びその装置に関する。

## 【0002】

【従来の技術】例えば、メモリデバイスのパターンニングを高精度に行い得る電子線描画装置がある。上記電子線描画装置の描画技術は、ASIC (Application specific integrated circuit (特定用途向け集積回路)) 等、マスクを作らないでデバイスを直接製造する直接描画技術や、マスクそのものを製造するマスク描画技術として用いられている。この電子線描画装置は、高精度のものを描画するのには適しているが、量産デバイスに適用するには、光露光方式と違いスループットが遅いという問題点があった。つまり、可変成形方式の電子線描画装置では、可変成形用転写マスクを用い、デバイスのパターンを逐一矩形に分割して描画する必要があるため、ショット数が著しく多く、処理に多大な時間が必要であった。

【0003】そこで、電子線描画装置において、ショット数を減少するため、セルプロジェクション（一括露光描画）技術が考えられた。このセルプロジェクション技術は、デバイスのもつ繰返し性に着目し、その繰返しパターンの単位であるセルをひとつの転写マスクとし、この転写マスクと可変成形用転写マスクとを併用することで、ショット数を大幅に削減し、描画スループットを向上させるものである。このセルプロジェクション技術としては、例えば、特開平4-148531号公報記載のパターン描画方法がある。

## 【0004】

【発明が解決しようとする課題】しかしながら、上記セルプロジェクション技術にあっては、メモリ機能素子などが有する繰返し性に着目しているため、繰返しセルが少ない、例えば上記ASICに適用した場合には、描画ショット数が多く、処理に多大な時間が必要であった。さらに、メモリデバイス等においては、64MDRAM、256MDRAM等、高密度化が図られ、セルプロジェクション技術を用いても、描画時間に多大な時間が必要になってしまっていた。したがって、高密度化メモリデバイスや繰返しセルが少ないASICであっても、描画ショット数が低減され、高速に処理し得る電子線描画方法及びその装置が望まれている。

【0005】本発明の目的は、例えば、64MDRAM以上の半導体デバイスの製造にあたって、繰返し性の高いメモリデバイスばかりでなく、繰返し性の少ないA

S I Cデバイスであっても、描画ショット数が少なく、高速に処理可能な電子線描画方法及びその装置を実現することである。

【0006】

【課題を解決するための手段】本発明においては、非繰返しのパターンの中から、半ば強制的に繰返し構造を検出し、この繰返し構造を用いて描画ショット数の減少を図っている。このため、A S I Cパターンの作成方法には、一定の設計規則が用いられていることに着目した。A S I Cパターンを構成する機能素子には、繰返して使用するものがあるが、配線層や他の層との重なり等で、繰返しパターンが、検出できないことがある。しかし、配線層などに現れる幅付き線と呼ばれる、規則的な長方形のパターンの集合に着目すると、上記長方形パターンの幅は、その電子的特性から一定であり、配線間隔も一定である。また、配線であれば曲線部分もあるが、この曲線部分も、一定性がある。本発明は、上記一定性に着目し、構成されたものである。

【0007】本発明は、電子線描画方法において、描画するパターンの入力データを繰返しパターンと非繰返しパターンとに分類するステップと、分類された繰返しパターンが、登録された単位パターンのどれに相当するかを選定するステップと、分類された非繰返しパターンを所定の単位領域に分割するステップと、分割された単位領域を、繰返し単位領域と非繰返し単位領域とに分類するステップと、分類された繰返し単位領域が、登録された単位領域パターンのどれに相当するかを選定するステップと、選定された単位パターンと、単位領域パターンと、非繰返し単位領域とから描画データを合成するステップと、描画データに基づいて、描画対象物上にパターンを描画するステップと、を備える。

【0008】好ましくは、上記電子線描画方法において、分類された繰返しパターンが、入力データのうち、少なくとも所定の繰返し数以上あるか否かを判定し、所定数未満の場合には、非繰返しパターンとして再分類するステップを、さらに備える。また、好ましくは、上記電子線描画方法において、繰返し単位領域とは、配線パターンの所定長の直線部分である。また、好ましくは、上記電子線描画方法において、繰返し単位領域とは、配線パターンの角部部分である。

【0009】また、本発明は、電子線描画装置において、描画するパターンの入力データを繰返しパターンと、非繰返しパターンとに分類し、繰返しパターンが、予め登録された単位パターンのどれに相当するかを選定するとともに、非繰返しパターンを所定の単位領域に分割し、分割した単位領域を、繰返し単位領域と非繰返し単位領域とに分類して、繰返し単位領域が、予め登録された単位領域パターンのどれに相当するかを選定する描画データ作成手段と、選定された単位パターンと、単位領域パターンと、非繰返し単位領域と

から描画データを合成する手段と、描画データに基づいて、描画対象物に照射される電子線を制御する電子線制御手段と、を備える。好ましくは、上記電子線描画装置において、描画データ作成手段は、分類した繰返しパターンが、上記入力データのうち、少なくとも所定の繰返し数以上あるか否かを判定し、所定数未満の場合には、非繰返しパターンとして再分類するように構成される。

【0010】

10 【作用】描画するパターンの入力データのうち、繰返しパターンに分類されたパターンは、セルプロジェクション技術により、単位パターンが使用され、描画される。また、描画するパターンの入力データのうち、非繰返しパターンに分類されたパターンは、さらに、単位領域に分割される。そして、分割された単位領域は、繰返し単位領域と非繰返し単位領域とに分類され、繰返し単位領域と分類されたパターンは、単位領域パターンが使用され、描画される。したがって、描画ショット数が、大幅に減少され、高速に描画処理が実行される。

【0011】

20 【実施例】図3は、本発明の一実施例である電子線描画方法に使用される電子線描画装置の概略構成図であり、L S I - C A D / D A システム1で生成されるL S I デバイス・パターンを描画するための装置である。図3において、L S I デバイス・パターンが入力データとして、E B (電子線描画装置) 描画データ変換システム2に供給され、E B で読みとり可能な形式のデータに変換される。このとき、入力データが、例えば、メモリデバイスのように繰返しパターン(L S I - C A D システムによってはセルと呼称)であれば、効率的描画を実施するために、セルプロジェクション技術が利用される。この場合、入力データは、セルプロジェクション用E B 描画データ作成システム3で処理される。データ変換システム2及びデータ変換システム3により作成された描画データは、E B 描画制御システム4に転送され、このシステム4に登録される。また、セルプロジェクション用E B 描画データ作成システム3で処理された繰返しパターンは、第2転写マスク21として作成され、第2転写マスク機構2に設置される。

40 【0012】このようにして、描画のための描画データと第2転写マスク21が作成されたならば、E B 描画制御システム4は、システムバス7を介してバッファメモリ5に描画データを高速転送する。バッファメモリ5は、通常2面で構成され、一方のメモリが、システムバス7を介して描画データを受信しているとき、他方のメモリは、描画実行中の装置本体のためにデータ制御系8に描画データを高速で転送している。データ制御系8に転送された描画データは、さらに描画の最小単位となる  
50 ショット図形(可変成形では一般に矩形)に分割され



る。セルブプロジェクト用データの場合は、単にマスクが記録され、第2転写マスク機構20との連動が指示される。また、ショット図形は、各々の形をビームに変えるためにアナログ制御系9の転写・偏向系10及びレンズ系11で制御・校正され、ビーム17として描画対象物15に照射される。このとき可変成形ビームであれば第1転写マスク機構18に設置されている可変成形用の第1転写マスク19と、第2転写マスク機構20に設置されている第2転写マスク21の中にある可変成形用マスク(図6の29)とでビーム17の成形が行われる。セルブプロジェクトであれば、図6のマスク24~28が使用され、ビーム17の成形が行われる。

【0013】信号処理系12は、ビーム17の状態を監視するためのセンサ14からの信号が供給され、正常か異常かを示す信号をEB描画制御システム4に供給するものである。機構制御系13は、描画対象物15を移動させるためのものである。描画手順制御システム6は、データ制御系8とアナログ制御系9とを、EB描画制御システム4からの描画手順指令に従って高速に制御する。

【0014】図4は、メモリデバイスなどに見られる繰返しパターンの例を示す図である。繰返し単位パターン22は、図7に示すように、配列基準点23(図4では、パターン22(30)(23))を基点に繰返し構造30(22(30)で示すパターン)を有する。同様に、配列基準点A(図4では、パターン22(33)A)を基点に繰返し構造33を有する。つまり、図4においては、繰返し構造30は、第1、3、5列のパターン22であり、繰返し構造33は、第2、4、6列のパターン22である。繰返し構造30、33は、図7に示すように、それぞれ( $n1 \times m1$ )、( $n2 \times m2$ )の配置数を有する。

【0015】図5は、図4に示した繰返し単位パターン22のショット図形の増加を説明するための図である。このショット図形の増加が、スループットの低下の主因となっている。図5において、繰返し単位パターン22(図5の(A))を可変成形描画用の描画データとするときは、単位パターン22は、図5の(B)に示すように5個の描画パターン(これを通常基本図形と呼び、矩形、平行四辺形、台形で表現される)62~66で構成される。これらは、上述の図3のデータ制御系8で、ショット図形に分解されると、図5の(C)に示すような多数のショット図形67~76となる。これが、繰返し単位パターン22を1個のマスクとすること、ショット図形は1個で済む。さらに、単位パターン22の繰返しがあるので、描画データの大幅な圧縮が可能となる。

【0016】図6は、セルブプロジェクトで使用する第2転写マスク21のマスクレイアウトの例である。マスク24~28は、セルブプロジェクト用のものであり、マスク29は可変成形用のマスクである。図7は、

図4の繰返しパターンの例を繰返し構造30、33のみ抽出して図示したものである。繰返し構造30(丸印)、33(黒丸)は、それぞれX軸方向配置数が $n1$ 、Y軸方向配置数が $m1$ 、X軸方向配置数が $n2$ 、Y軸方向配置数が $m2$ となっている。

【0017】図8は、配線パターンの例である。これらは配線パターン36、37、38の集合から構成されている。それぞれトポロジカルには同値であるが幾何学的には同値でない。したがって、入力データ上でも、これらはセルとしては、従来においては、分割することはできなかった。入力データ上においては、図9に示すような幅付き線78の表現がとられている。いずれにせよ、この状態からは繰返し構造を見出すことはできない。そこで、セルブプロジェクト単位領域39、40のように、配線パターンを強制的に分割することで、繰返し構造が見えてくる。これはセルブプロジェクト単位領域39、40の中にある配線パターン36が、LSI-ICAD/DAシステム1のもつ設計規則に従って配置されていることで、その各パターン間が当間隔となるために可能となる。

【0018】以上のことより、繰返し構造は、配線パターン36に関しては、セルブプロジェクト単位領域39が、図の縦方向に2個、セルブプロジェクト単位領域40が、図の横方向に3個となる。また、配線パターン37に関しては、単位領域40が、横方向に3個となり、配線パターン38に関しては、単位領域40が、横方向に2個となる。ショット図形数の比較をしてみると、セルブプロジェクト単位領域39、40は、可変成形のケースで各10個と仮定すると、上記繰返し構造全体を描画するには100回(単位領域40が8個、単位領域39が2個で、 $10 \times 10 = 100$ )のショットが必要であるが、セルブプロジェクトでは10回のショットで可能となる。また、繰返しにならないパターンの集合体である非セルブプロジェクト単位領域41、42、43等は、従来の方法で描画データを作成することになる。

【0019】図9は、幅付き線78の表現方法を示す図である。入力データ上では幅付き線78は、始点79が基準点となり、中間点80、81、終点82、線幅 $w$ で表現され、実体としての配線パターン36は存在しない。ただし、EB描画データに変換する際、実体の配線パターンとして再現される。本発明では、例えば中間点80から中間点81までの長さに着目し、これからセルブプロジェクト単位領域をいくつ切り出せるか処理するように構成される。図10は、図6のマスクレイアウトのマスク26、27に、本発明のマスクパターン47、48をレイアウトした例である。このマスクパターン47、48は、図8の単位領域39、40にそれぞれ対応している。

【0020】図1は、本発明の一実施例である電子線描

画方法の描画データ変換処理の全体フローチャートである。以下に述べる処理は、描画データ変換システム2とセルプロジェクション用描画データ作成システム3で実行される。図1のステップ49における入力データの読み込みでは、LSI-CAD/DAシステム1からLSIパターンデータの読み込みを行う。次に、ステップ50で、入力パターンデータのセル名称と配列構造から繰返しパターン/非繰返しパターンを分類抽出し、仮登録しておく。ここで、非繰返しパターンの場合、処理は図2のAに移る。

【0021】ステップ50において、繰返しパターンの場合は、ステップ51に進み、セルプロジェクション条件1を満足するか否かを判定する。セルプロジェクション条件1とは、繰返し数が十分に多く、セルのサイズがマスクの大きさ以下であるか、またマスクを作成できる形状になっているかなどを示す。ここで、上記条件を満たさない場合は、図2のAに処理が移る。上記条件を満たす場合は、ステップ52に進み、第2転写マスク21を製作するための繰返し単位パターン（セルとも呼ぶ）を設定し、ステップ54に進む。そして、ステップ54で、第2転写マスクの作成処理（マスクレイアウト及び描画データ変換）が行われ、ステップ55で、第2転写マスク機構20へ設置される（なお、このステップ54及び55は、一度マスクの作成及び設置が終了すれば、次の動作は、省略される）。

【0022】ステップ52において、設定した繰返し単位パターンのマスクを設定し、同時に繰返し構造を設定し、これらを登録する。次に、ステップ53に進み、ステップ50で仮登録された非繰返しパターンを取り出し、通常の描画データ変換処理を施す。また、このとき後述する図2の処理の中で再度出てきた非繰返しパターンも、ステップ53にて、同時に処理される。さらに、ステップ56に進み、ステップ52の結果であるマスク及び繰返し構造を選定し、ステップ53の結果の非繰返しパターンの描画データとを合成する。その後、描画偏向領域毎に再度これらの描画データをパターン分割、切り出しを行う。次に、ステップ57に進み、ステップ56の結果を描画順序に従ってソートし、描画データとして出力する。

【0023】図2は、本発明の一実施例における動作フローチャートであり、図1のフローチャートから分岐される動作を示し、セルプロジェクション単位領域を強制的に切り出し、分割することによって、繰返し構造を創出する処理である。図2のAは、図1に示したフローチャートからの分岐であることを示す。図2のステップ57Aでは、非繰返しパターンとして転送された入力データの中から幅付き線の有無をチェックし、同時にセルプロジェクション適用条件2を満足するか否かを判定する。この適用条件2とは、セルプロジェクション単位領域に入るべき幅付き線の数が、十分存在すること、幅が

皆同じであること、配置間隔も等しいこと、その長さはセルプロジェクション単位領域のいずれの方向の長さより十分長いこと等である。これらの適用条件を満足しなかった場合は、図1のルートBに戻る。ステップ57Aにて、上記適用条件を満たす場合には、ステップ58に進み、幅付き線を登録する。次に、ステップ58からステップ59に進み、予め指定されたセルプロジェクション単位領域毎に幅付き線を切り出す。この切り出し処理のイメージは、図8に示したようになる。

10 【0024】さらに、ステップ59からステップ60に進み、幅付き線を切り出すことによって新たに得られた繰返し単位領域パターンと繰返しのない残りの部分である非繰返し単位領域パターンとに分類する。非繰返し単位領域パターンの場合は、図1のルートBに戻る。繰返し単位領域パターンの場合は、ステップ60からステップ61に進み、第2転写マスク21を製作するための繰返し単位領域パターン（セルとも呼ぶ）を設定し、ステップ54、ステップ55に進む。ステップ61において、設定した繰返し単位領域パターンのマスクを設定し、同時に繰返し構造も設定し、これらを登録する。その後、処理は、ステップ61から図1のルートBに戻る。

20 【0025】図11は、マスクパターンレイアウトの他の例である。配線パターン（幅付き線）の直線部に注目した図10の例に対して、この図11の例においては、角部を取り上げており、マスクパターン83～86では4方向の直角に曲がる角部（例えば、図8の角部の単位領域41は、マスクパターン86に対応する）を示している。設計方法によっては、角部をマスクパターンとしたケースも多数発生する。

30 【0026】図12は、マスクパターンレイアウトのさらに他の例である。この図12の例は、図11の例と同様に、角部を取り上げているが、角部には45°方向の曲がりが入っている。そして、マスクパターン87～90は、4方向の角部を示している。なお、この図12の例において、マスクパターンの角部が、曲線状となったものもさらに他の例として考えられる。

40 【0027】図13は、パターンの線幅をマスクパターンとした場合の例である。この図13の例においては、同一の線幅を有する多数の配線パターンの場合に、特に有効である。さらに、可変成形マスクの最大寸法を超過する線幅を有する配線パターンへの適用に有効である。つまり、線幅Wが上記最大寸法を超過する場合には、線幅W1のマスクパターン91と線幅W2のマスクパターン92とを組み合わせることにより、線幅Wの配線パターンを形成することができる。したがって、複数種類の線幅Wiのマスクパターンを備えておけば、多数種類の線幅Wに対応可能となる。

【0028】

50 【発明の効果】本発明は、以上説明したように、構成さ

れているため、以下のような効果がある。電子線描画方法において、入力データを繰返しパターンと、非繰返しパターンとに分類するステップと、繰返しパターンが、登録された単位パターンのどれかを選定するステップと、非繰返しパターンを単位領域に分割するステップと、単位領域を、繰返し単位領域と非繰返し単位領域とに分類するステップと、繰返し単位領域が、登録された単位領域パターンのどれかを選定するステップと、選定された単位パターンと、単位領域パターンと、非繰返し単位領域とから描画データを合成するステップと、描画データに基づいて、描画対象物上にパターンを描画するステップと、を備える。したがって、電子線描画ショット数が大幅に低減され、高速に描画を実行し得る電子線描画方法を実現することができる。

【0029】また、電子線描画装置において、入力データを繰返しパターンと、非繰返しパターンとに分類し、繰返しパターンが、登録された単位パターンのどれに相当するかを選定するとともに、非繰返しパターンを単位領域に分割し、単位領域を、繰返し単位領域と非繰返し単位領域とに分類して、繰返し単位領域が、登録された単位領域パターンのどれに相当するかを選定する描画データ作成手段と、選定された単位パターンと、単位領域パターンと、非繰返し単位領域とから描画データを合成する手段と、描画データに基づいて、描画対象物に照射される電子線を制御する電子線制御手段と、を備える。したがって、電子線描画ショット数が大幅に低減され、高速に描画を実行し得る電子線描画装置を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施例である電子線描画方法の動作全体フローチャートである。

【図2】図1のフローチャートから分岐される動作のフローチャートである。

【図3】本発明の一実施例である電子線描画方法に用いられる電子線描画装置の概略構成図である。

【図4】繰返し単位パターンの例を示す図である。

【図5】セルブプロジェクト法と可変成形法との説明図である。

【図6】セルブプロジェクト法における第2転写マスクのレイアウトの一例を示す図である。

【図7】単位パターンの繰返し構造の説明図である。

【図8】配線パターンを単位領域に分割する一例を示す図である。

【図9】幅付き線の表現の一例示す図である。

【図10】図8に示した繰返し単位領域のマスキレイアウトの例を示す図である。

【図11】繰返し単位領域のマスキレイアウトの他の例を示す図である。

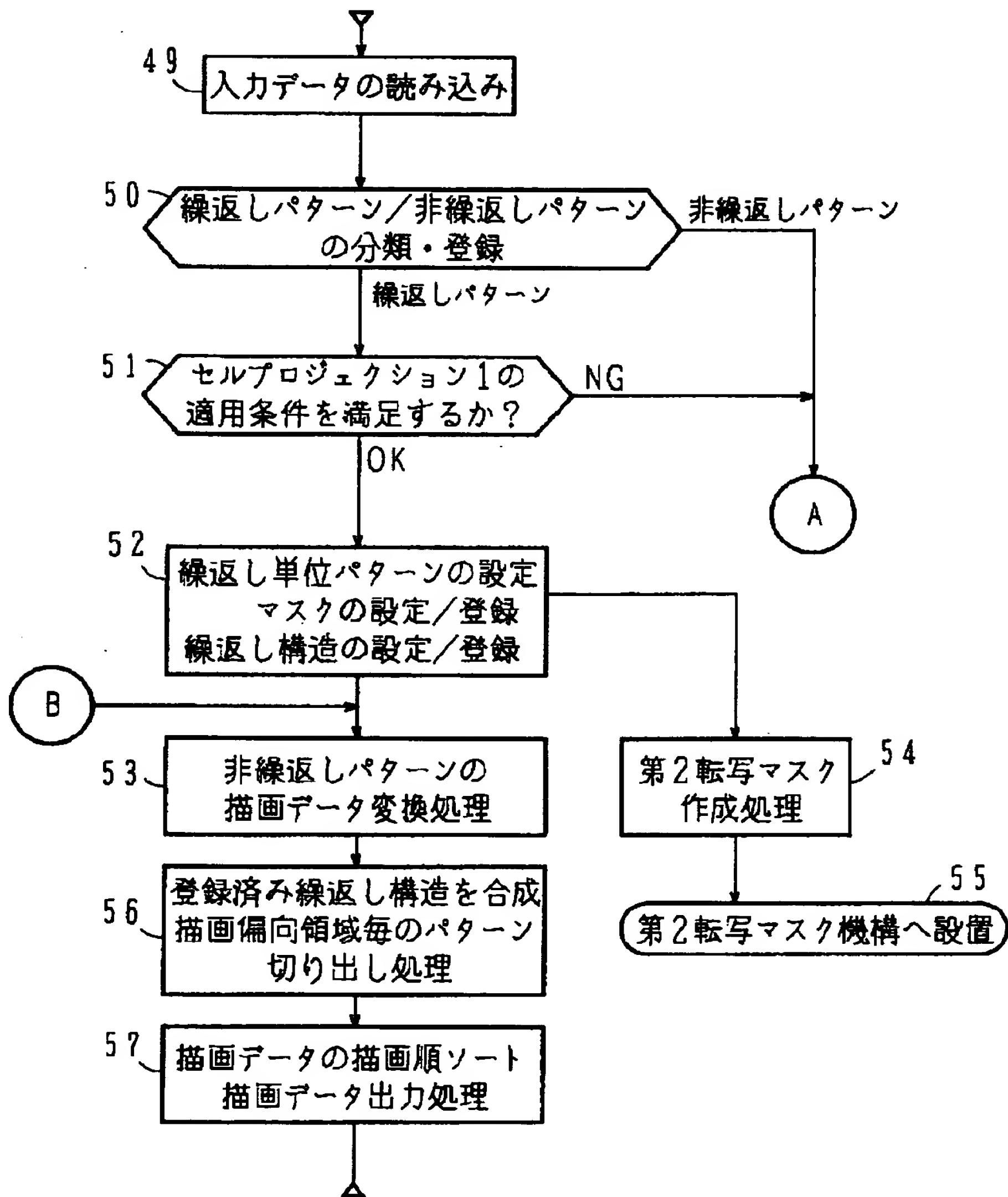
【図12】繰返し単位領域のマスキレイアウトの、さらに他の例を示す図である。

【図13】線幅をマスクパターン化する場合の例を示す図である。

【符号の説明】

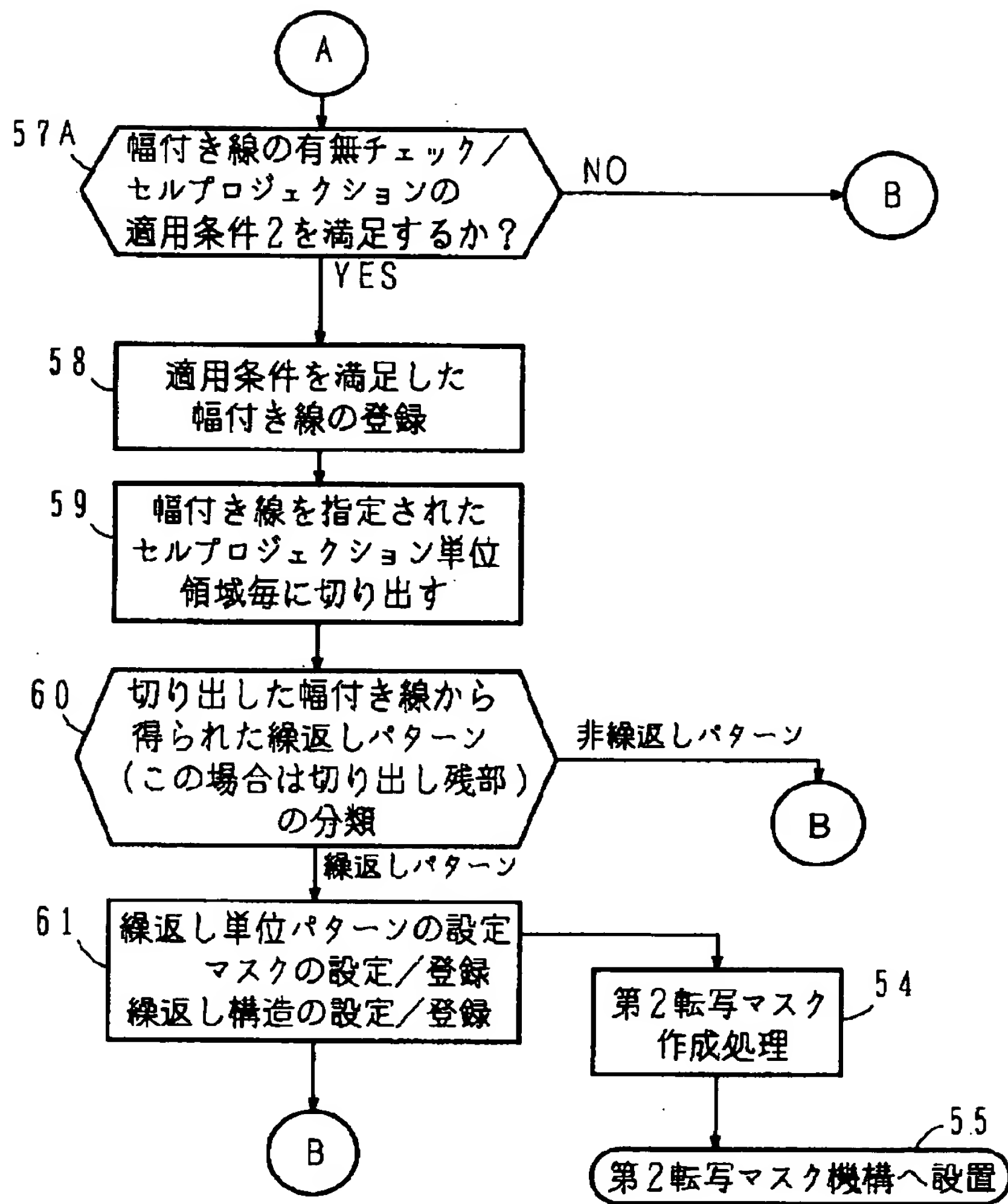
1	LSI-CAD/DAシステム
2	EB描画データ変換システム
3	セルブプロジェクト用描画データ作成システム
4	EB描画制御システム
5	バッファメモリ
6	描画手順制御システム
7	システムバス
8	データ制御系
9	アナログ制御系
10	転写・偏向系
11	レンズ系
12	信号処理系
13	機構制御系
14	センサ
15	描画対象物
16	ステージ
17	電子ビーム
18	第1転写マスク機構
19	第1転写マスク
20	第2転写マスク機構
21	第2転写マスク（セルブプロジェクト用マスク）
22	繰返し単位パターン（セル）
24～28	セルブプロジェクト用マスク
29	可変成形用マスク
30、33	繰返し構造
36、37、38	配線パターン
39、40	繰返し単位領域
41、42、43	非繰返し単位領域
47、48	マスクパターン
62～66	描画パターン（基本図形）
67～76	ショット図形
78	幅付き線
79	幅付き線の始点
80、81	幅付き線の間点
82	幅付き線の終点
83～86	配線パターンの角部（直角）
87～90	配線パターンの角部（斜め45°方向）
91	第1回目のマスクパターン
92	第2回目のマスクパターン

【図1】

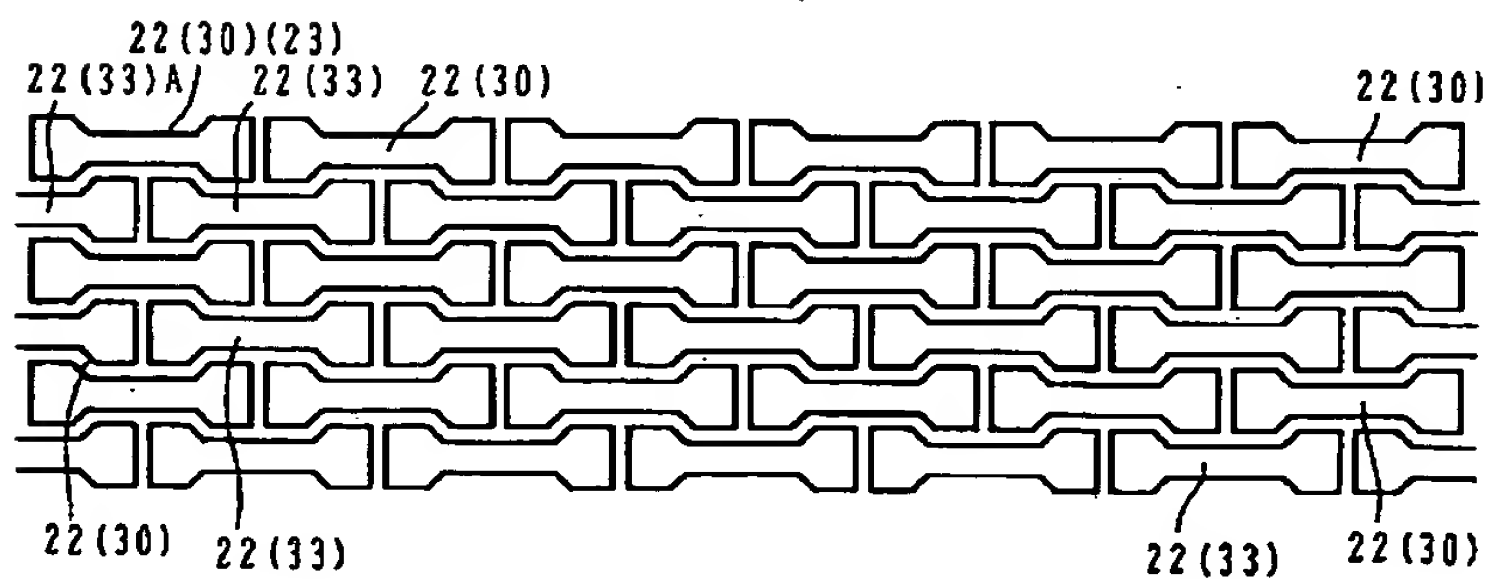




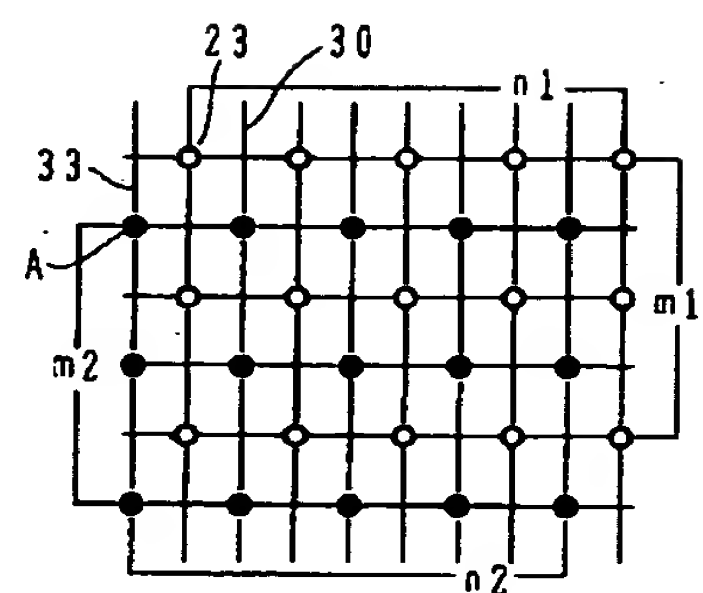
【図2】



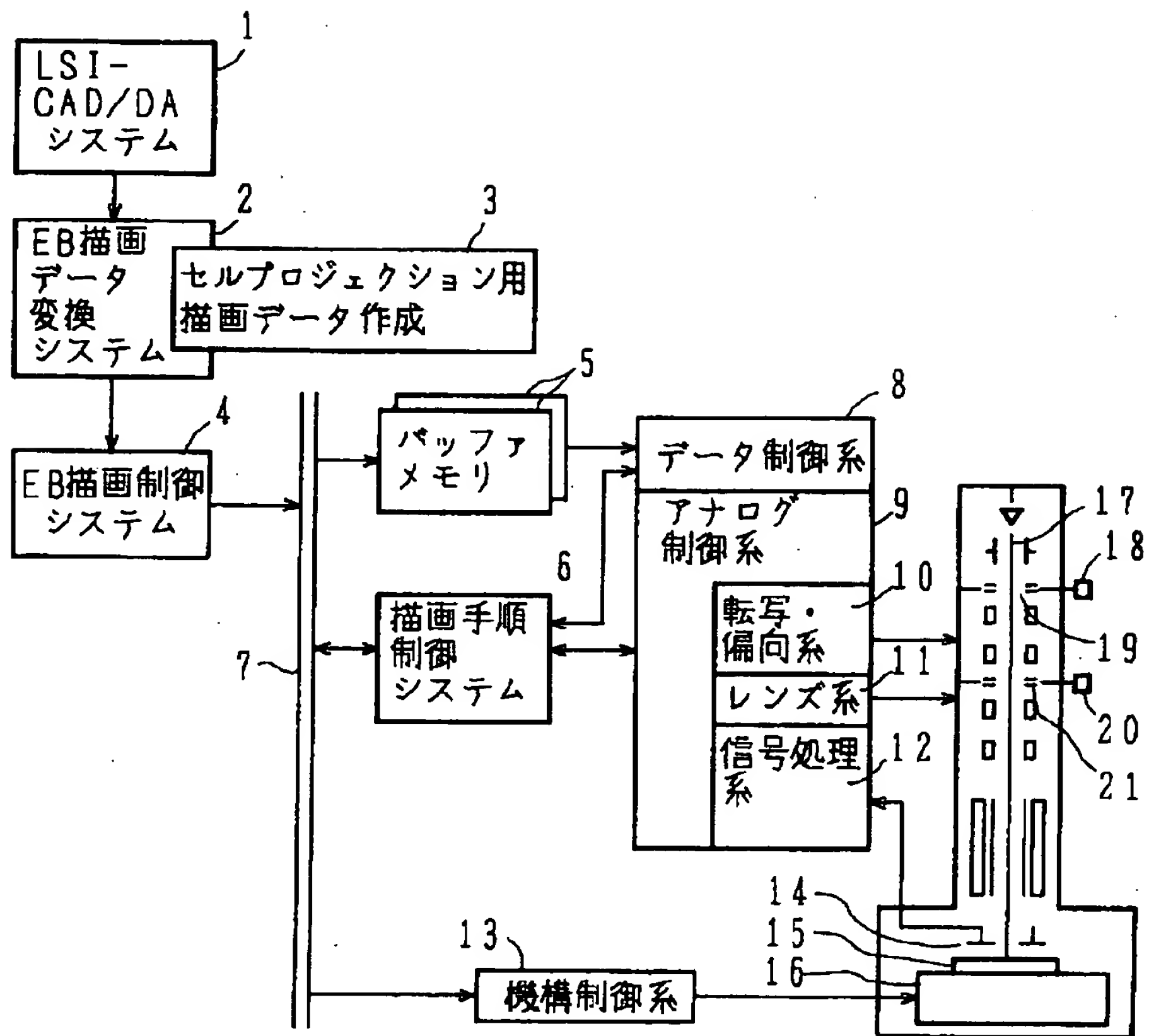
【図4】



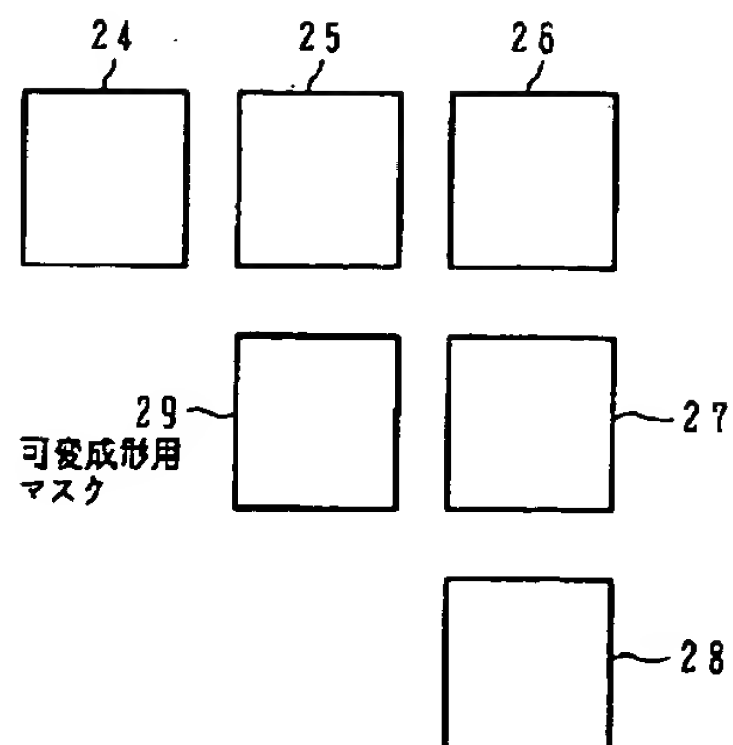
【図7】



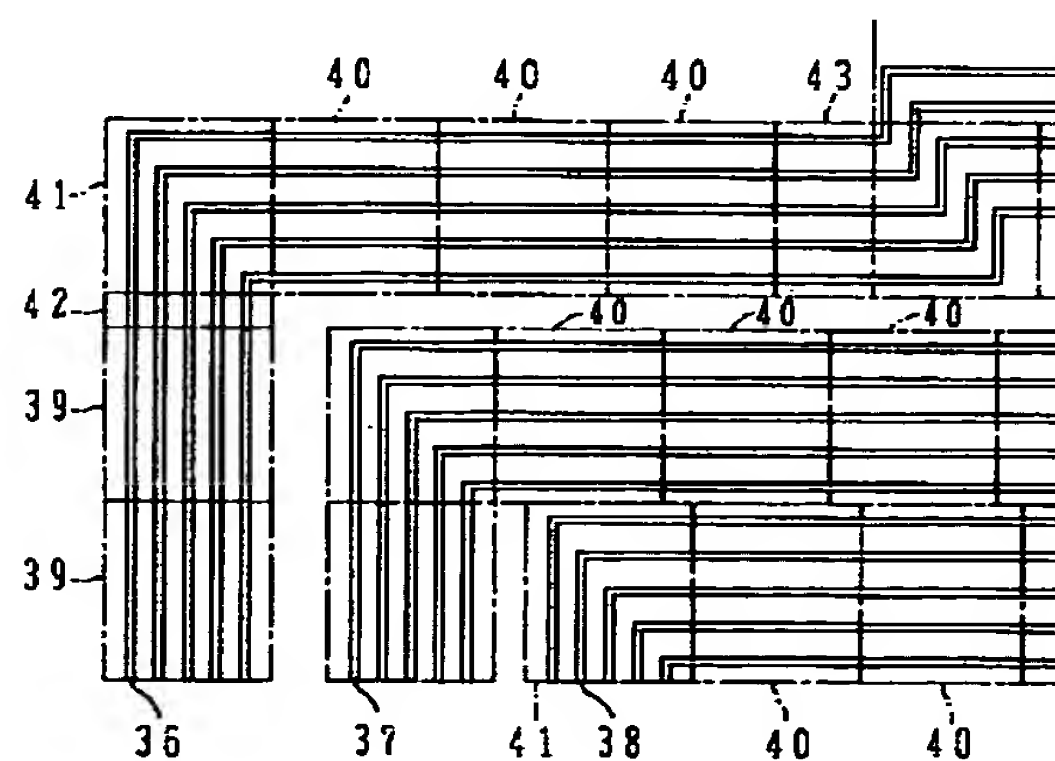
【図3】



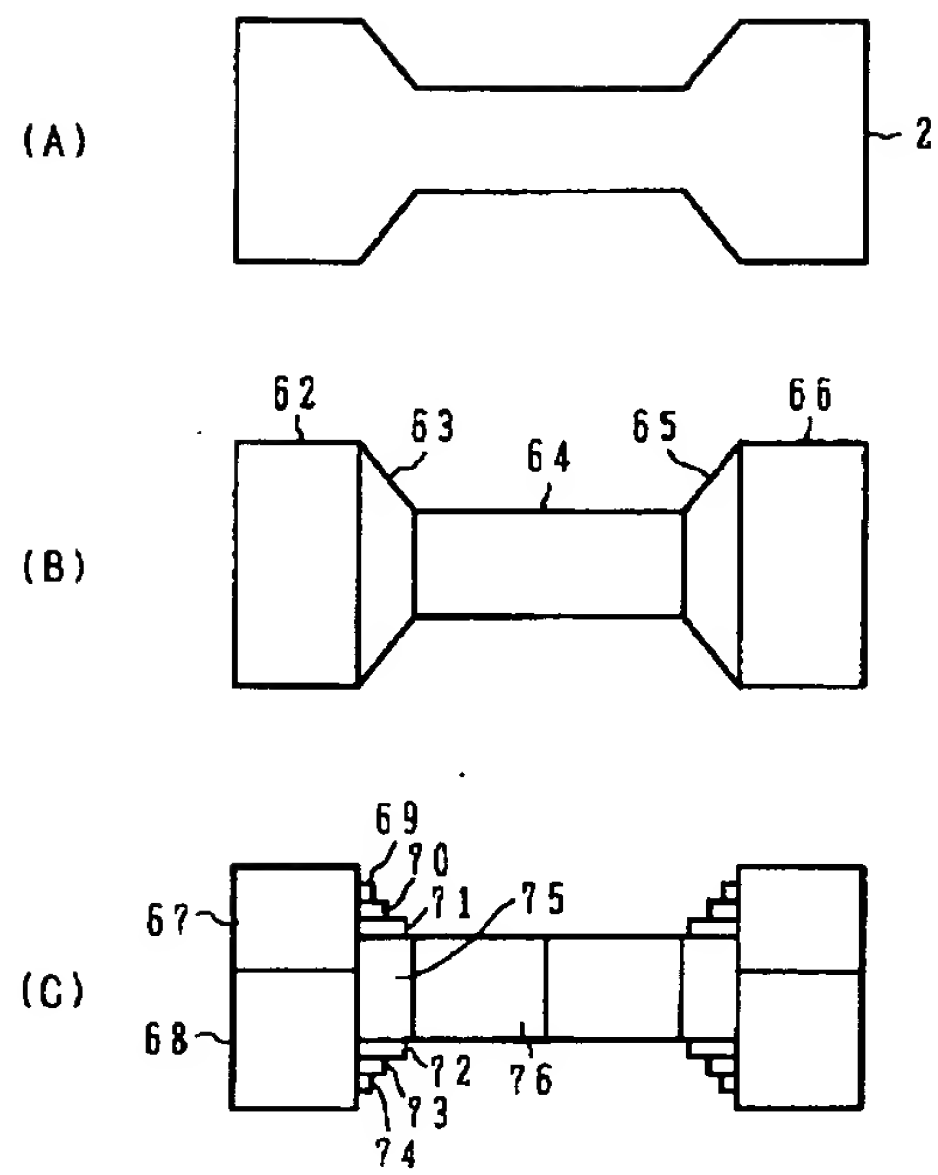
【図6】



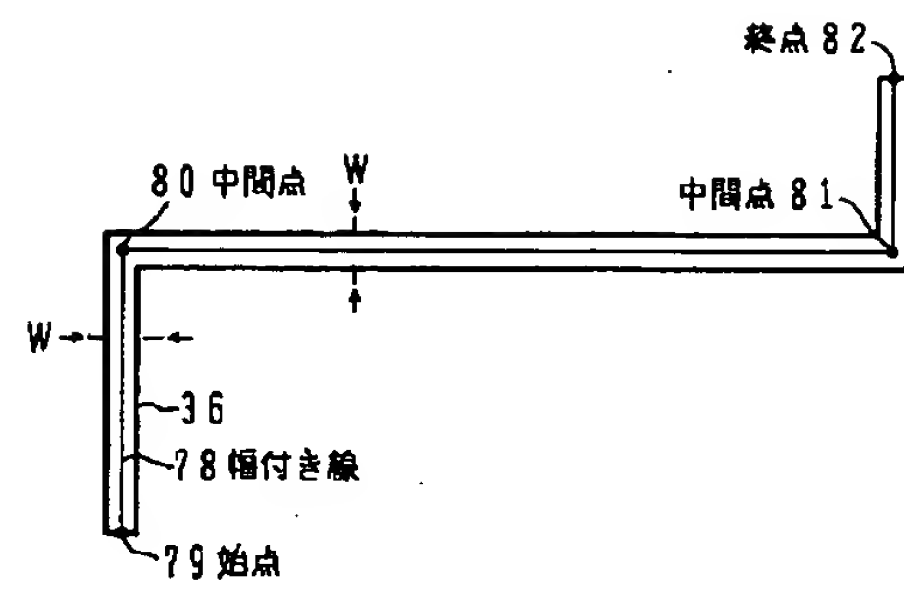
【図8】



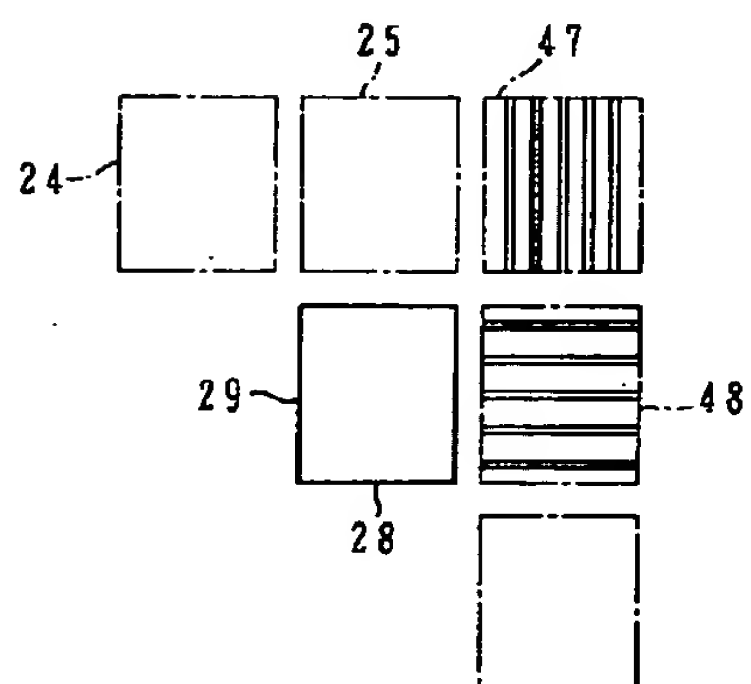
【図5】



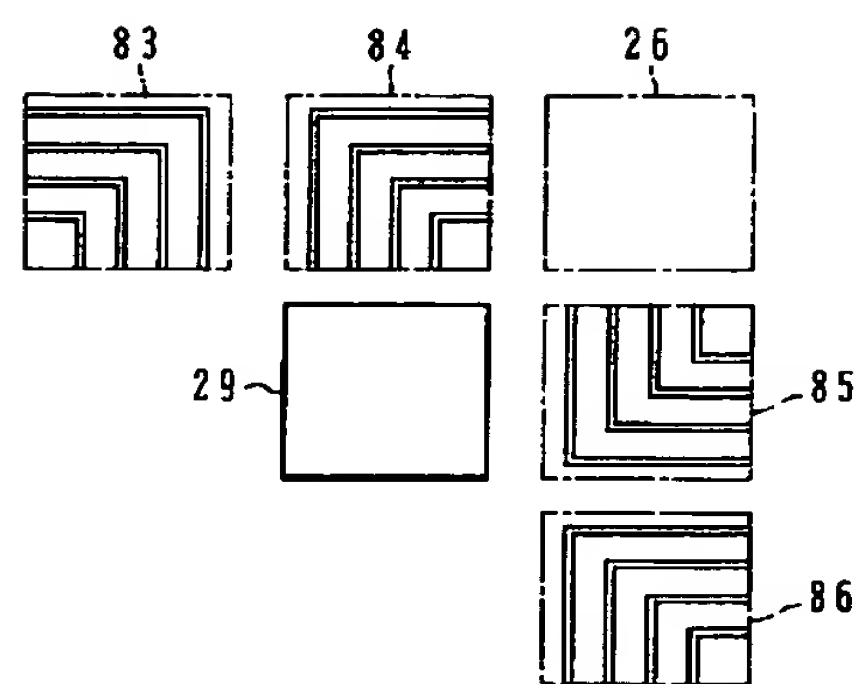
【図9】



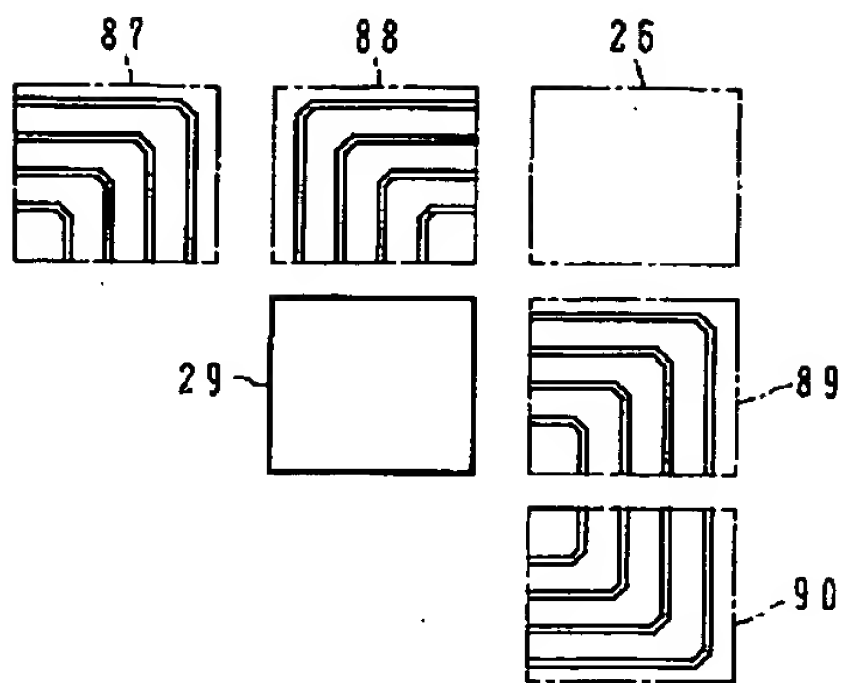
【図10】



【図11】



【図12】



【図13】

